

SIFT 描述子高效扫描控制电路结构设计

李 茜, 桑红石, 张 静

(华中科技大学 图像识别与人工智能研究所, 湖北 武汉 430074)

摘 要: 尺度不变特征变化(SIFT)算法是目前在图像配准领域最为活跃算法之一,但描述子特征向量描述部分的计算复杂度特别高,现有硬件实现方法的数据吞吐率仅为 50%。为了克服该瓶颈,提出了一种新型的描述子特征向量扫描控制机制,占用硬件资源少,显著提高有效像素点的采样率。在硬件耗用仅提高 1.16% 的情况下,平均吞吐率达到 77%,与传统方法相比吞吐率提高了 54%。

关键词: SIFT; 描述子; 吞吐率

中图分类号: TN402

文献标识码: A

文章编号: 1000-7180(2014)09-0054-04

Efficient Sampling Control Circuit Design of Descriptors in SIFT

LI Xi, SANG Hong-shi, ZHANG Jing

(Institute for Pattern Recognition & Artificial Intelligence, Huazhong University of
Science and Technology, Wuhan 430074, China)

Abstract: Scale-invariant feature transform (SIFT) algorithm is one of the most dynamic algorithms which applied in image matching field. However, the computation complexity of descriptors is especially high. According to existing design method, the throughput rate of the whole module is only 50%. To conquer this bottleneck, we present a new sample method of descriptors in SIFT. The hardware cost of the structure is both small and worthwhile, since the sampling rate of the effective pixels is increased significantly. With 1.16% extra hardware cost, the average throughput reaches 77%. Compared with traditional method, the throughput improved 54%.

Key words: SIFT; descriptors; throughput

1 引言

尺度不变特征变换(SIFT)算法是 D. G. Lowe 1999 年提出^[1],并于 2004 年进行了完善^[2]。该算法通过对不同图像特征点的提取与描述,计算出描述子,在图像配准领域得到广泛的运用。SIFT 算法主要包含四个计算步骤:检测尺度空间特征点,精确定位特征点,计算特征点主方向和描述子特征向量描述。由于特征向量描述的计算复杂度高,硬件开销大,目前 SIFT 算法的硬件实现大多局限于前三步^[3-5]。这种硬件软件混合处理的方法难以达到实时性,并且处理器与硬件模块工作在不同的时钟域,需要单独设计模块来解决跨时钟域的问题。Yi-Ming Lin^[6]提出了特征向量描述部分的硬件设计,但吞吐

率低仍是整个算法 VLSI 实现的瓶颈。

特征向量描述部分需要对特征点邻域的像素点进行扫描。该模块的吞吐率低是因为,当特征点主方向角度的不同时,待扫描的邻域要进行相应的旋转。为了对所有待扫描像素都进行采样,实际操作中,扫描区域的边长是理论待扫描区域边长的 $\sqrt{2}$ 倍。这样一来,有效时间利用率仅为 50%。

本文提出一种高效的扫描控制电路结构设计,在传统电路中插入两级流水,根据主方向角度的不同,对一个十字形的区域进行扫描,提高有效时间利用率和模块吞吐率。

2 传统扫描机制

特征向量是用来描述特征点邻域图像的结构特

征的.为了使特征向量具有旋转不变性,邻域需要根据特征点的主方向进行相应的旋转. SIFT 描述子特征向量由 4×4 的子区域构成,每个子区域又分成 8 个不同的方向分量,故特征向量共 $4 \times 4 \times 8$,即 128 维.在计算特征向量时,要采用三线性差值的方法,故扫描半径要扩展 0.5 个子区域边长,则实际扫描的子区域为 5×5 个.其中,子区域的边长等于 SBP,SBP 的值由特征点的尺度来确定的.

图 1 中的圆点,代表主方向为 45° 的特征点. 5×5 ,共 25 个虚线框表示参与特征向量计算的像素点在图像中的分布位置.当特征点主方向角度不同的时候,虚线框的位置会发生变化.当主方向角度为 45° 时,虚线框在水平方向和垂直方向的分布是最远的.为了方便硬件的流水操作,简化运算,传统的方法是对图 1 中粗实线的区域进行扫描.该粗实线方形以特征点为中心, $5\text{SBP} \times \sqrt{2}$ 为边长.

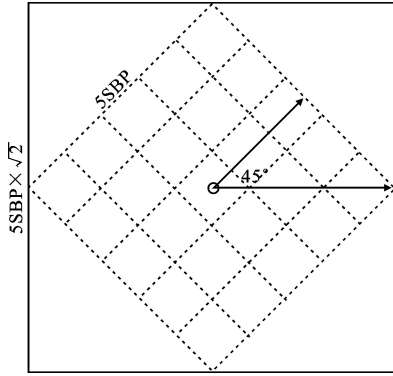


图 1 主方向 45° 特征点待扫描像素点和实际扫描像素点分布图

由式(1)计算得到有效时间利用率仅为 50%,也就是说,以现有的扫描机制,有一半的时间都在对不参与特征向量计算的像素点进行采样.特征向量描述模块扫描窗口尺寸很大,往往需要对几百个像素点进行扫描.要提高有效时间利用率,就需要对扫描框边界作更精细的划分.

$$\varphi = \frac{5\text{SBP} \times 5\text{SBP}}{(5\text{SBP} \times \sqrt{2}) \times (5\text{SBP} \times \sqrt{2})} = 50\% \quad (1)$$

3 高效扫描机制及电路结构设计

3.1 高效扫描机制

本文提出的高效扫描机制如图 2 所示.图 2 中的圆点仍是关键点, 5×5 的虚线方框是参与特征向量计算的像素点的分布区域. θ 表示虚线框右上方角的中点与关键点的连线和水平方向所成的夹角

角度.由虚线方框每个边的中点为起始点,分别向水平方向和垂直方向作直线,这些直线包围的区域便是图 2 的粗实线框,也是新的十字形待扫描区域.而图中的坐标系是由十字形的底边为 x 轴,最左边为 y 轴建立的.

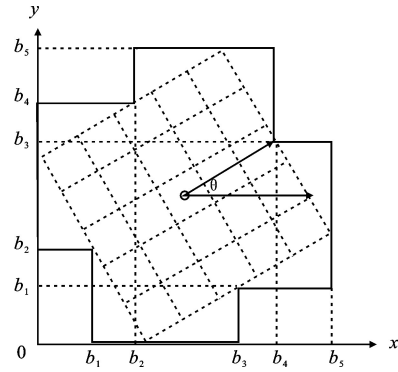


图 2 特征点待采样区域边界划分图

通过简单计算,可以得到图 2 中十字形扫描区域的边界参数,如式(2)所示:

$$\begin{aligned} b_1 &= 0.5 \times w \times \sin \theta \\ b_2 &= 0.5 \times w \times \cos \theta \\ b_3 &= w \times \sin \theta + 0.5 \times w \times \cos \theta \\ b_4 &= 0.5 \times w \times \sin \theta + w \times \cos \theta \\ b_5 &= w \times \sin \theta + w \times \cos \theta \end{aligned} \quad (2)$$

式中, w 等于 $5 \times \text{SBP}$,是虚线方框边长.被虚线方框覆盖的参与特征向量计算的像素点呈正方形分布,所以该分布是以 $\pi/2$ 为周期的.特征点主方向角度 φ ,可以归一化成为第一象限的角度 θ ,即当 $\theta \in [0, \pi/2]$. φ 与 θ 的关系如式(3)所示:

$$\begin{aligned} \sin \theta &= \begin{cases} \sin \varphi & \varphi \in [0, \frac{\pi}{2}) \\ -\cos \varphi & \varphi \in [\frac{\pi}{2}, \pi) \\ -\sin \varphi & \varphi \in [-\pi, -\frac{\pi}{2}) \\ \cos \varphi & \varphi \in [-\frac{\pi}{2}, 0) \end{cases} \\ \cos \theta &= \begin{cases} \cos \varphi & \varphi \in [0, \frac{\pi}{2}) \\ \sin \varphi & \varphi \in [\frac{\pi}{2}, \pi) \\ -\cos \varphi & \varphi \in [-\pi, -\frac{\pi}{2}) \\ -\sin \varphi & \varphi \in [-\frac{\pi}{2}, 0) \end{cases} \end{aligned} \quad (3)$$

将式(3)带入式(2)就可以得到边界参数与主方向角度 φ 的关系如式(4)、式(5)所示.式(4)中的

k_1, k_2 为角度系数.

$$\begin{aligned} b_1 &= 0.5 \times w \times k_1 \\ b_2 &= 0.5 \times w \times k_2 \\ b_3 &= w \times k_1 + 0.5 \times w \times k_2 \\ b_4 &= 0.5 \times w \times k_1 + w \times k_2 \\ b_5 &= w \times k_1 + w \times k_2 \end{aligned} \quad (4)$$

$$k_1 = \begin{cases} \sin \varphi & \varphi \in [0, \frac{\pi}{2}) \\ -\cos \varphi & \varphi \in [\frac{\pi}{2}, \pi) \\ -\sin \varphi & \varphi \in [-\pi, -\frac{\pi}{2}) \\ \cos \varphi & \varphi \in [-\frac{\pi}{2}, 0) \end{cases} \quad (5)$$

$$k_2 = \begin{cases} \cos \varphi & \varphi \in [0, \frac{\pi}{2}) \\ \sin \varphi & \varphi \in [\frac{\pi}{2}, \pi) \\ -\cos \varphi & \varphi \in [-\pi, -\frac{\pi}{2}) \\ -\sin \varphi & \varphi \in [-\frac{\pi}{2}, 0) \end{cases}$$

使用由左向右,由下至上的顺序对十字形区域进行扫描.可以由正在被扫描的像素点在图 2 坐标系中的 y 轴坐标值,即 dy 的值来控制扫描的左右边界范围,如式(6)所示.式中 $left_bdy$ 为扫描左边界值, $right_bdy$ 为扫描右边界值.

$$\begin{aligned} left_bdy &= \begin{cases} b_1 & 0 \leq dy < b_2 \\ 0 & b_2 \leq dy < b_4 \\ b_2 & b_4 \leq dy < b_5 \end{cases} \\ right_bdy &= \begin{cases} b_3 & 0 \leq dy < b_1 \\ b_5 & b_1 \leq dy < b_3 \\ b_4 & b_3 \leq dy < b_5 \end{cases} \end{aligned} \quad (6)$$

3.2 扫描控制模块电路结构设计

式(5)中, $\sin \varphi$ 和 $\cos \varphi$ 的值可由 CORDIC^[7] 算子计算得到.在 SIFT 算法中,本来就需要计算出 $\sin \varphi$ 和 $\cos \varphi$ 的值,用于后续的坐标轴旋转计算.式(6)中它们的出现,并不会为整个设计加入多余的硬件开销.所以,只需进行简单的乘、加、移位逻辑,就可以得到边界参数.再经过比较逻辑,就可以完成边界控制部分的设计.图 3 所示为扫描控制模块电路结构设计.

该模块的输入信号是以使用 CORDIC 算子计算得到 10 bit 数据 $\sin \varphi$ 和 $\cos \varphi$,由尺度信号 s 查找表得到的 7 bit 数据 w .第一级流水完成工作如下:

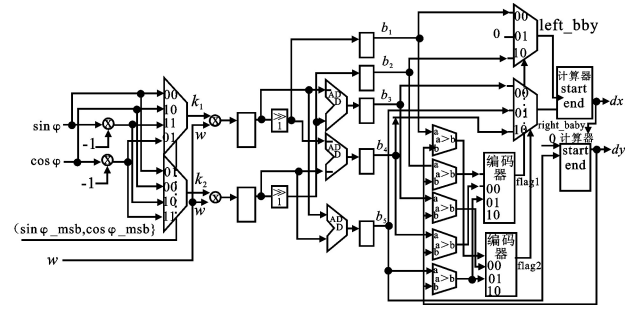


图 3 扫描控制模块电路结构设计

分别 $\sin \varphi$ 和 $\cos \varphi$ 的最高有效位 $\sin \varphi_msb$ 和 $\cos \varphi_msb$,即符号位拼接成的控制信号; $\sin \varphi, \cos \varphi$ 以及取负之后得到 $-\sin \varphi, -\cos \varphi$ 作为数据信号,分别输入两个四选一的数据选择器.使用两个乘法器将选择器输出的 k_1, k_2 与 w 相乘,截取高位后在第一级寄存器中寄存;在第二级流水中,使用两个移位器和三个加法器得到 5 个边界参数,将这 5 个参数寄存输出得到 b_1, b_2, b_3, b_4, b_5 .这两级流水是相较于传统扫描电路增加的边界数据准备部分.

将 5 个边界参数分别输入 5 个比较器,判断计数过程中 dy 的值处于式(6)中的哪个区间,比较器的输出信号分别送入两个编码器生成两个标志信号 $flag1, flag2$.这两个标志信号分别送入两个多路选择器,进而计算出动态的左右边界信号,即 $left_bdy$ 和 $right_bdy$.得到了所有的边界信号后,使用两个计数器,来对图 2 中坐标值 (dx, dy) 进行计数,直到对整个十字形区域的扫描.

4 实验结果

在新的扫描机制下,待扫描的十字形区域的具体形状及大小,都是受特征点主方向角度控制的.因此,有效时间利用率也是关于主方向角度 φ 的函数.通过计算得到,有效时间利用率 φ 与主方向角度 φ 之间的关系,如式(7)所示,式(7)中的 θ 为 φ 归一化到第一象限中的角度值,归一化方法如式(3).图 4 为有效时间利用率 φ 与主方向角度归一化到第一象限的角度值 θ 的函数图.假设,特征点的主方向角度是在第一象限均匀分布,则平均有效时间利用率在式(8)中计算得 $\varphi_even = 77\%$.较原始方法提高 54%.极大程度提高了整个 SIFT 算子的帧频,满足图像配准的实时性.

$$\begin{aligned} \varphi &= \frac{5SBP \times 5SBP}{5SBP \times 5SBP + 4 \times (\frac{5SBP}{2} \times \sin \theta) \times (\frac{5SBP}{2} \times \sin \theta)} \\ &= \frac{1}{1 + 0.5 \times \sin(2\theta)} \end{aligned}$$

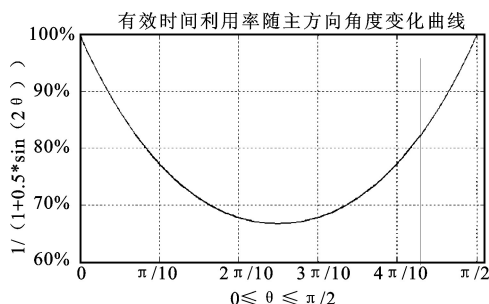


图4 有效时间利用率随主方向角度变化曲线

$$\varphi_{\text{even}} = \frac{2}{\pi} \times \int_0^{\frac{\pi}{2}} \frac{1}{1+0.5 \times \sin(2\theta)} = 77\% \quad (7)$$

由CORDIC计算出的 $\sin\varphi$ 和 $\cos\varphi$ 有一定的误差,在随后的乘法运算后,对数据的高有效位进行了截断处理,会有一定的截断误差.为了衡量这些误差对整个扫描控制模块精度的影响,进行了RTL代码仿真.对3个不同尺寸共计400个主方向角度随机分布的特征点进行了描述子特征向量扫描仿真.共对553 926个像素点进行了扫描,以传统的扫描机制为参照,误采样点共26个,像素点的误采样率为0.004 7%,误采样率几乎为零,新的扫描机制有很高的精度.

综合结果表明,以SMIC0.18 μm 的工艺库的环境下,该模块可以在150 MHz的频率下工作.由于数据准备阶段和控制逻辑较传统的机制更为复杂,面积增加了26 887 μm^2 ,相当于1 616个等效与非门级.相对于特征向量描述整个模块138 765等效与非门级^[6]的硬件资源开销,只占1.16%.这个面积开销相对于时间的节省是值得的.

5 结束语

针对SIFT算法特征向量描述部分计算复杂,耗时长,影响整体系统流水运作的问题,提出了高效的扫描控制电路设计.在保证正确采样率高,面积开销变化小的前提下,大幅提升了模块的吞吐率.

通过分析传统的特征向量权重框的采样方法,发现要提升吞吐率,必须对采样边界进行更为精细地划分.本文设计只在原始电路中加入两级流水,仅

使用乘法器、加法和移位器这些运算单元,将模块的吞吐率提高了54%,有效解决了SIFT算法特征向量描述模块吞吐率低这一瓶颈.

参考文献:

- [1] Lowe D G. Object recognition from local scale-invariant features[C]//Proceedings of International Conference on Computer Vision. Corfu, Greece: IEEE, 2009: 1150-1 157.
- [2] Lowe D G. Distinctive image features from scale-invariant key points[J]. Int. J. Comput. 2004, 60(2): 91-110.
- [3] Chati H D, Muhlbaue F, Braun T, et al. Hardware/software co-design of a key point detector on FPGA[C]//Proc. Annual IEEE Symp. Field-Programmable Custom Computing Machines. Canada: Vancouver, 2007:355-356.
- [4] Bonato V, Marques E, Constantinides G A. A parallel hardware architecture for scale and rotation invariant feature detection[J]. IEEE Trans. Circuits Syst. Video Tech., 2008,18(12):1703-1712.
- [5] Yao L, Feng H, Zhu Y, et al. An architecture of optimized SIFT feature detection for an FPGA implementation of an image matcher[C]//Proc. IEEE Int. Conf. Field-Programmable Technology. Japan: Kitakyushu, 2009:30-37.
- [6] Lin Y M, Yeh C H, Yen S H. et al. Efficient VLSI design for SIFT feature description[C]//International Symposium on Next-Generation Electronics. Kaohsiung, 2010:48-51.
- [7] Deprettere E, Dewilde P, Udo R. Pipelined CORDIC architecture for fast VLSI filtering and array processing[C]//Proc. ICASSP'84. USA: California, 1984, (41, A. 6):1-4.

作者简介:

李茜女,(1989-),硕士研究生.研究方向为数字图像处理VLSI实现.

桑红石女,(1970-),副教授.研究方向为数字图像处理算法、VLSI实现与并行处理器体系结构、抗辐射加固技术等.